

Delphion

RESEARCH
INTEGRATED IAM
SERVICES
INSIDE DELPHION

Log Out
Work Files
Saved Searches
My Account
Products
News
Events
Search: Quick Number
Boolean
Advanced

The Delphion Integrated View

Buy Now: [More choices...](#)

Tools: [Add to Work File](#) | [Create new Work](#)

View: [INPADOC](#) | **Jump to:** [Top](#)

Go to: [Derwent...](#)

[Ems](#)

Title: **JP2240940A2: MANUFACTURE OF INTEGRATED CIRCUIT DEVICE**
 Country: **JP Japan**
 Kind: **A**
 Inventor: **YUDA NAOKI;
TAKASE YOSHIHISA;
UENISHI MITSUAKI;**
 Assignee: **MATSUSHITA ELECTRIC IND CO LTD**
 News, Profiles, Stocks and More about this company
 Published / Filed: **Sept. 25, 1990 / March 15, 1989**
 Application Number: **JP1989000062416**
 IPC Code: **H01L 21/56; H01L 23/50;**
 Priority Number: **March 15, 1989 JP1989000062416**
 Abstract:



PURPOSE: To prevent the displacement of an electrode and the occurrence of a thin burr on a terminal face by a method wherein the projecting electrode is provided on the surface of a support part, an integrated circuit element is bonded on the electrode and sealed with resin and then the reverse side of the support part is removed until the electrode is exposed.

CONSTITUTION: One surface of an iron metal thin plate is half-etched and thereby a lead frame 1 provided with a projecting electrode 1a and a flat-plate-shaped electrode support part 1b is prepared. Next, an insulative bonding agent 3 is applied to a prescribed position on the electrode 1a, an integrated circuit element 2 is mounted by die-bonding and the prescribed electrode 1a and an input-output terminal of the integrated circuit element 2 are connected by a gold slender wire 4. In succession, the other surface 1e of the support part 1b is brought into contact with a bottom tool of a transfer mold and epoxy sealing resin 5 is injected to seal up the integrated circuit element 2, the gold slender wire 4, etc., with the resin. Thereafter the other surface 1e of the support part 1b is ground by a surface grinding machine, the electrode support part 1b is removed thereby and the electrode 1a is separated and exposed, so that a terminal face 1x for external connection by prepared. By this method, the displacement of the electrode and the occurrence of thin burrs are prevented.

COPYRIGHT: (C)1990,JPO&Japio

Family: **None**



(19)

(11) Publication number: **0**

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: **01062416**(51) Intl. Cl.: **H01L 21/56 H01L 23/50**(22) Application date: **15.03.89**

<p>(30) Priority:</p> <p>(43) Date of application publication: 25.09.90</p> <p>(84) Designated contracting states:</p>	<p>(71) Applicant: MATSUSHITA ELECTRIC LTD</p> <p>(72) Inventor: YUDA NAOKI TAKASE YOSHIHISA UENISHI MITSUAKI</p> <p>(74) Representative:</p>
---	---

(54) MANUFACTURE OF INTEGRATED CIRCUIT DEVICE

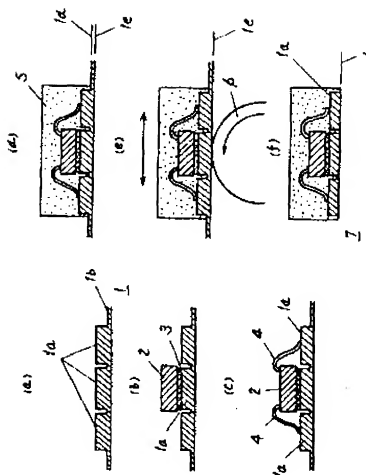
(57) Abstract:

PURPOSE: To prevent the displacement of an electrode and the occurrence of a thin burr on a terminal face by a method wherein the projecting electrode is provided on the surface of a support part, an integrated circuit element is bonded on the electrode and sealed with resin and then the reverse side of the support part is removed until the electrode is exposed.

CONSTITUTION: One surface of an iron metal thin plate is half-etched and thereby a lead frame 1 provided with a projecting electrode 1a and a flat-plate-shaped electrode support part 1b is prepared. Next, an insulative bonding agent 3 is applied to a prescribed position on the electrode 1a, an integrated circuit element 2 is mounted by die-bonding

and the prescribed electrode 1a and an input-output terminal of the integrated circuit element 2 are connected by a gold slender wire 4. In succession, the other surface 1e of the support part 1b is brought into contact with a bottom tool of a transfer mold and epoxy sealing resin 5 is injected to seal up the integrated circuit element 2, the gold slender wire 4, etc., with the resin. Thereafter the other surface 1e of the support part 1b is ground by a surface grinding machine, the electrode support part 1b is removed thereby and the electrode 1a is separated and exposed, so that a terminal face 1x for external connection by prepared. By this method, the displacement of the electrode and the occurrence of thin burrs are prevented.

COPYRIGHT: (C)1990,JPO&Japio

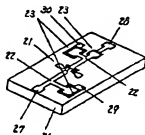


(54) MONOLITHIC MICROWAVE INTEGRATED CIRCUIT

- (11) 2-240938 (A) (43) 25.9.1990 (19) JP
 (21) Appl. No. 64-61789 (22) 14.3.1989
 (71) MATSUSHITA ELECTRON CORP (72) KOJI TSUKADA(2)
 (51) Int. Cl. H01L21/338, H01L27/04, H01L27/095, H01L29/812

PURPOSE: To widen a band of low noise characteristics by forming a monolithic microwave integrated circuit of HEMT having an equivalent noise resistance of 50 or below and of a passive circuit element.

CONSTITUTION: In a monolithic microwave integrated circuit used for amplification of a microwave and others, the equivalent noise resistance of an active element is set to be 50 or below. By forming AlGaAs of a microwave integrated circuit element in two layers, G_m is increased to be 1.3 times larger than usual, while the equivalent noise resistance is decreased to be 50 or below at 12GHz. While a passive circuit element is made to be a distribution constant circuit formed of a wiring 22 and a capacitance 23 and is made to have a impedance conversion function, an active element formed of an inductance or FET, for instance, can be employed as well. A substrate 31 is made to be GaAs, or otherwise a substance of high permittivity, Si or the like is used. By this constitution, frequency characteristics in a wide band of low noise can be obtained.



(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

- (11) 2-240939 (A) (43) 25.9.1990 (19) JP
 (21) Appl. No. 64-60811 (22) 15.3.1989
 (71) FUJITSU LTD (72) SHIGERU TERADA
 (51) Int. Cl. H01L21/56, H01L23/29, H01L23/31

PURPOSE: To improve the hardness of a polyimide film and the adhesion thereof to the ground by treating the polyimide film by a solution containing phenol, chlorobenzene and chloroethylene, at a temperature of 125°C or above and for 30 minutes or longer.

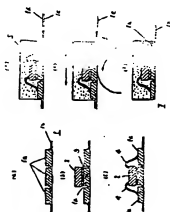
CONSTITUTION: A polyimide solution is applied on a silicon substrate and subjected to heat treatment to be hardened. A resist is applied thereon, and mask alignment, exposure and development are conducted to form a resist pattern. With the resist pattern used as mask, subsequently, a polyimide film is etched by using a polyimide etching liquid. Then, treatment is conducted at a temperature of 125°C or above and for 30 minutes or longer by using a resist peeling solution containing o-dichlorobenzene and tetrachloroethylene, so as to peel the resist. After the peeling of the resist, heat treatment is conducted and thereby a dry polyimide film is obtained. By this method, the hardness of the polyimide film and the adhesion thereof to the ground can be improved.

(54) MANUFACTURE OF INTEGRATED CIRCUIT DEVICE

- (11) 2-240940 (A) (43) 25.9.1990 (19) JP
 (21) Appl. No. 64-62416 (22) 15.3.1989
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) NAOKI YUDA(2)
 (51) Int. Cl. H01L21/56, H01L27/09

PURPOSE: To prevent a displacement of an electrode and the occurrence of a short circuit at a terminal face by a method wherein the projecting electrode is provided on the surface of a support part, an integrated circuit element is bonded on the electrode and sealed with resin and then the reverse side of the support part is removed until the electrode is exposed.

CONSTITUTION: One surface of an iron metal thin plate is half-etched and thereby a lead frame 1 provided with a projecting electrode 1a and a flat-plate-shaped electrode support part 1b is prepared. Next, an insulative bonding agent 2 is applied to a prescribed position on the electrode 1a, an integrated circuit element 2 is mounted by die-bonding and the prescribed electrode 1a and an input-output terminal of the integrated circuit element 2 are connected by a gold slender wire 4. In succession, the other surface 1c of the support part 1b is brought into contact with a bottom tool of a transfer mold and epoxy sealing resin 5 is injected to seal up the integrated circuit element 2, the gold slender wire 4, etc., with the resin. Thereafter the other surface 1c of the support part 1b is ground by a surface grinding machine, the electrode support part 1b is removed thereby and the electrode 1a is separated and exposed, so that a terminal face is formed. By this method, the displacement of the electrode and the occurrence of a short circuit are prevented.



⑤ 公開特許公報(A) 平2-240940

⑥ Int. Cl.³H 01 L 21/56
23/50

識別記号

庁内整理番号

⑦ 公開 平成2年(1990)9月25日

H 6412-5F
A 7735-5F

審査請求 未請求 請求項の註 2 (全6頁)

⑧ 発明の名称 集積回路装置の製造方法

⑨ 特 願 平1-62416

⑩ 出 願 平1(1989)3月15日

⑪ 発 明 者	清 田 直 毅	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑫ 発 明 者	高 瀬 喜 久	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑬ 発 明 者	上 西 光 明	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑭ 出 願 人	松下電器産業株式会社	大阪府門真市大字門真1006番地	
⑮ 代 理 人	弁理士 栗 野 重 孝	外 1 名	

明 細 書

1. 発明の名称

集積回路装置の製造方法

2. 特許請求の範囲

(1) 基板状の支持部の一方向に凸状の電板を設けたリードフレームを用い、前記電板上に導電層を形成して集積回路素子を搭載し、前記電板と前記集積回路素子とを導電体によって接続し、少なくとも前記集積回路素子と前記導電体とを剥離部によって隔てた後、前記支持部の他方向の面を前記電板が露出するまで除去することによって、外部接続用素子を露出する集積回路装置の製造方法。

(2) リードフレームをダイカストによって作成した特許請求の範囲第1項記載の集積回路装置の製造方法。

3. 発明の詳細な説明

製造上の利用分野

本発明は、ゲートを処理または記憶する集積回路素子と内蔵し、外部装置と間でデータの授受

ができるICカード等に用いられる集積回路装置に関するものである。

従来の技術

近年、マイクロコンピュータ、メモリ等の集積回路素子をプラスチック製カードに搭載または挿入したいわゆるICカードが実用化されつつある。

このICカードはすでに多量に使用されている磁気ストライプカードに比して記憶容量が大きく、また書き換えの点に優れているため、金融関係、クレジット関係、医療関係などの分野で実用化されつつある。

このようなICカードは、塩化ビニル等のプラスチックカードに、リード・ライニングの外部接続素子を有する集積回路素子を埋め込んで構成されており、この集積回路素子の構造が簡単で寸法精度がよく、きわめて薄設することが必要とされる。このため集積回路装置は、金属薄板を所望する電板形状に形成したリードフレームを用いて作製されている。

以下に、集積回路装置の従来の製造方法について

て説明する。第7図は従来の製造方法に用いられるリードフレームの平面図であり、第8図(4)から(6)は従来の集積回路装置製造方法を示した第7図の0-0断面図である。リードフレーム100は、金属基板をエッチングや打ち抜き等の方法によって所望する電極形状に加工したものであり、各電極100はそれぞれ支持部100Bによってリードフレームの外枠100Aに支持されている。また、その0-0断面は第8図(4)のようになっている。

第8図(4)に示す電極100Aの一方の面100A上に露着剤102を塗布し、集積回路素子101をダイスボンディングして同図(4)の構成とする。次に、金属箔103によって電極100Aと集積回路素子101とをワイヤボンディングして同図(4)とし、その他面(4)のように電極100Aの他方の面100Bを外装被覆用端子として露出し、集積回路素子101および金属箔103を覆うように封止樹脂104を成形する。そして、最後にリードフレームの支持部100Bを切断して集積回路装

置200を得ている。(特開昭63-33663号公報)

発明が解決しようとする課題

しかしながら上記の製造方法では、リードフレーム100の各電極100Aが分離しており、それぞれが個別の絶縁支持部によって支持されているため、取り扱いが困難であった。

また集積回路装置製造時にこの支持部がゆがめられ、完成した集積回路装置の外部被覆用端子面において、電極が変位して封止樹脂104中に埋没あるいは突出したり、脱落した場合に二つの電極100Aが接触したりするという問題点があった。

さらにこの製造方法では、ダイスボンディングや樹脂封止工程において露着剤102や封止樹脂104がはみ出した場合、それらが外部被覆用端子表面に回り込み、溶ばりとして接するという問題点もあった。

これらの、外部被覆用端子面における電極100Aの変位や溶ばりの発生は、集積回路装置

の外観を著しく損ねるだけでなく、リーク・ライズ等の外部接点との間でデータの授受を行う際に誤りを生じさせる原因ともなるため、これを如何にして抑えるかが従来技術の課題となっている。

本発明はこのような課題を解決するもので、外部被覆用端子面において電極の変位や溶ばりが生じない集積回路装置の製造方法とすることを目的としている。

課題を解決するための手段

この目的を達成するために本発明は、平面状の金属部の一方向の面に凸状の電極を有するリードフレームを用い、前記電極上に集積回路素子を露着剤で露着し、その後電極ととの集積回路素子をワイヤボンディングして同図(4)の構成とする。次に、金属箔103によって電極100Aと集積回路素子101とをワイヤボンディングして同図(4)とし、その他面(4)のように電極100Aの他方の面100Bを外装被覆用端子として露出し、集積回路素子101および金属箔103を覆うように封止樹脂104を成形する。そして、最後にリードフレームの支持部100Bを切断して集積回路装

作例

この製造方法では、電極100Aの支持部の一方向の面に凸状に形成されており、電極が分離し

ていないため、製造工程において電極の変位が生じることなく、さらに集積回路素子の露着工程や樹脂封止工程において露着剤や封止樹脂が集積回路装置の外部被覆用端子面に回り込むことがないため、溶ばりも発生しなくなる。

また、この外部被覆用端子面は研磨によって作面されるため、樹脂封止工程等において集積回路装置にたわみが生じた場合にも平坦な面に仕上げることができる。

実施例

実施例1

以下に本発明の一実施例について、図面を参照して説明する。

第1図は本発明の第1の実施例に用いられるリードフレームを示した斜視図であり、第2図(4)から(6)は集積回路装置の製造方法を示した第7図の0-0断面図、第3図は外部被覆用端子面を上方向に向けて、完成した集積回路装置を示した斜視図である。第1図から第3図において、1はリードフレーム、1Aはその一方の面の凸状の電極、1B

集積回路装置14を単体でコインのように使用することが可能となる。また集積回路装置14を中心からずらしてダイスボンディングすることにより、ワイヤボンディング距離を短くすることができ、また配線が向上すると共に、コストを低下することができ、さらに、リードフレーム10をダイカスト法によって形成するため信頼性を向上することもできる。

なお、第1および第2の実施例において、第1リードフレーム1、10にメッキ処理は施さなかったが、リードフレームの腐食等を防止集積回路装置の寿命を延ばす目的で、支持部を除いた後に外部保護膜を導子面にメッキ等を施してもよい。

また、第1および第2の実施例において外部保護膜用導子面を露出させるために樹脂という機械的な方法を用いたが、それ以外にエッチング等の化学的方法を用いてもよい。

発明の效果

以上のように本発明は、点状の電極を平面状の

支持部の一方向に設け、この電極上に集積回路装置を配置して固定し、樹脂封止した後、前記支持部の他方の面を前記電極が現われるまで除去して外部保護膜を形成する製造方法であるため、外部保護膜用導子面に電極の露出がより薄ぼりの出ない集積回路装置とを製造することができる。

また、封止樹脂成形時にたわみが生じた場合にも外部保護膜を容易に平面に仕上げることもできる。

さらに、特殊な電極形状を用いる場合でもリードフレームの取り換えが容易であり、特別な配座をすることなしに集積回路装置を製作することができるものである。

4. 図面の簡単な説明

第1図は本発明の第1の実施例において用いられるリードフレームの斜視図、第2図(a)~(c)は集積回路装置の製造方法を示した断面図、第3図は完成した集積回路装置の斜視図、第4図は本発明の第2の実施例における集積回路装置の製造方法においてリードフレームにダイスボンディング

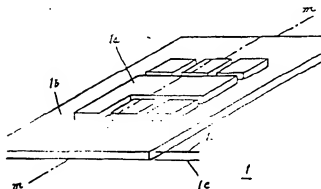
ワイヤボンディングを施した後の状態を示した斜視図、第5図は完成した集積回路装置の斜視図、第6図は従来の集積回路装置の製造方法において用いられるリードフレームの斜視図、第7図は従来の製造方法を示した断面図である。

1……リードフレーム、1a……電極、1b……支持部、1c……支持部1bの一方の面、1d……支持部1bの他方の面、2……集積回路装置、3……封止樹脂、4……封止樹脂、5……封止樹脂、6……封止樹脂、7……封止樹脂、8……封止樹脂、9……封止樹脂、10……リードフレーム、10a……電極、10b……支持部、10c……支持部の一方の面、10d……支持部の他方の面、11……封止樹脂、12……金細線、13……封止樹脂、14……集積回路装置。

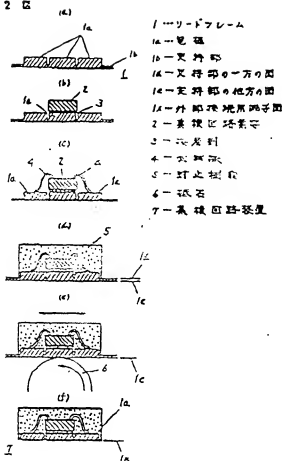
発明人の氏名 山本 孝 氏 氏名 山本 孝 氏

1ーリードフレーム
1aー電極
1bー支持部
1cー支持部の一方の面
1dー支持部の他方の面

第1図

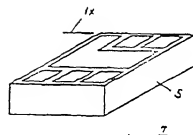


第 2 図



1a --- 外部接続端子
 5 --- 封止樹脂
 7 --- 封止樹脂設置

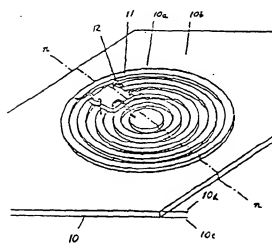
第 3 図



10 --- リードフレーム
 10a --- 電線
 10b --- 支持部
 10c --- 支持部の一方向面
 10d --- 支持部の他方向面
 11 --- 封止樹脂
 12 --- 封止樹脂

10a --- 外部接続端子
 13 --- 封止樹脂
 14 --- 封止樹脂設置

第 4 図



第 5 図

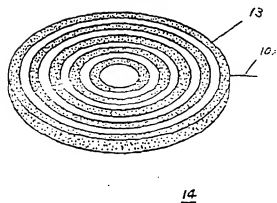


図 6

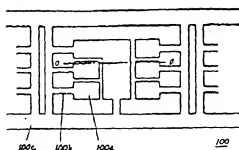


図 7

